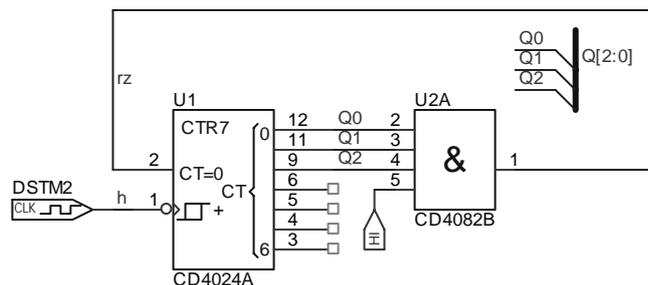


## Étude d'un compteur programmable

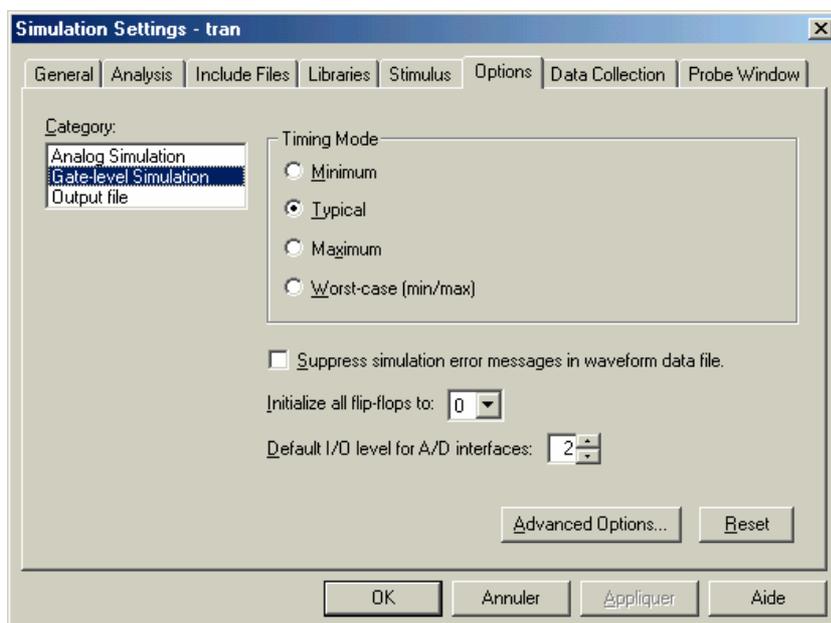
### Étude théorique :

1. Pour le schéma ci-contre tracer les chronogrammes de Q0 Q1 Q2 et RZ sur 10 périodes de H.
2. Déterminer le rapport de division en fréquence entre H et RZ.



### Simulation :

3. Effectuer la saisie du schéma précédent. Éditer les propriétés du générateur d'horloge de façon à obtenir une horloge carré à 50kHz.
4. Éditer un profil de simulation pour obtenir des résultats de simulation sur 15 périodes de H. Configurer les options de simulation comme indiqué ci-contre.
5. Effectuer la simulation et visualiser les signaux H RZ Q0 Q1 Q2.
6. Analyser les résultats (comparaison avec les prévisions théoriques, durée à "1" de RZ...).
7. Modifier le schéma comme indiqué ci-contre.
8. Reprendre la simulation et analyser les résultats (durée à "1" de OUT et RZ, rôle de U5 et U6, rôle de R1 et C1..)



### Synthèse :

9. On veut réaliser un compteur diviseur par 13 dont la durée à "1" du signal de sortie vaut au minimum 25µS.
10. Proposer une solution et valider la par la simulation.

